Temporisation et synchronisation sur Cisco ONS 15454

Contenu

[Introduction](#)
[Conditions préalables](#)
[Conditions requises](#)
[Components Used](#)
[Conventions](#)
[Informations générales](#)
[Architecture de synchronisation](#)
[Distribution de la temporisation](#)
[Circuits de synchronisation](#)
[Qualification et échec de référence](#)
[Boucle verrouillée de phase](#)
[Prise en charge de la synchronisation au niveau des cartes](#)
[Cartes optiques](#)
[Cartes DS1/DS3](#)
[Cartes DS3XM](#)
[Modes de synchronisation](#)
[Temporisation externe](#)
[Synchronisation de ligne](#)
[Minutage mixte](#)
[Modes d'horloge](#)
[Mode normal](#)
[Mode de démarrage rapide](#)
[Mode de maintien](#)
[Mode de fonctionnement libre](#)
[Directives pour planifier la synchronisation](#)
[Caractéristiques d'une conception de bon timing](#)
[Informations connexes](#)

Introduction

Ce document fournit des directives pour planifier la synchronisation et la synchronisation sur Cisco ONS 15454.

Conditions préalables

Conditions requises

Cisco vous recommande de prendre connaissance des rubriques suivantes :

- Cisco ONS 15454

Components Used

Les informations contenues dans ce document sont basées sur les versions de matériel et de logiciel suivantes :

- Cisco ONS 15454

The information in this document was created from the devices in a specific lab environment. All of the devices used in this document started with a cleared (default) configuration. If your network is live, make sure that you understand the potential impact of any command.

Conventions

Pour plus d'informations sur les conventions utilisées dans ce document, reportez-vous à Conventions relatives aux conseils techniques Cisco.

Informations générales

Le produit contient :

- La plate-forme de provisionnement ANSI/SONET (Synchronous Optical NETwork) de l'American National Standards Institute
- La plate-forme d'approvisionnement ETSI/ITU/SDH (Union internationale des télécommunications/hiérarchie numérique synchrone) de l'Institut européen des normes de télécommunication
- La plate-forme de transport DWDM (Dense Wavelength Division Multiplexing)

Les informations de synchronisation de ce document s'appliquent aux deux plates-formes d'approvisionnement. La plate-forme de transport utilise la synchronisation. En passant par le timing, le signal reçu “ signal est ” multiplie le signal transmis “ signal ” ouest, et le signal reçu “ signal ouest ” multiplie le signal transmis “ est.

Architecture de synchronisation

Les cartes Timing, Communications and Control (TCC) et les cartes XC (Cross Connect) contrôlent la fonction de synchronisation de l'ONS 15454 en fonction des normes de l'industrie pour les équipements SONET/SDH. Utilisez des cartes TCC et XC redondantes pour fournir du matériel de système commun à tolérance de panne.

Remarque : Ce document utilise TCC de manière générique pour faire référence à toutes les variations de la carte TCC, et XC de manière générique pour faire référence à toutes les variations de la carte XC.

Le châssis ANSI contient deux ports BITS (Building Integrated Timing Supply). Les deux ports se

terminent dans l'AIP (Auxiliary Interface Protection). La terminaison dans l'AIP permet aux cartes TCC actives et de secours de surveiller le BITS et garantit une terminaison correcte du BITS même si le fond de panier est endommagé en raison d'une surtension. Pour la plate-forme ETSI, les interfaces BITS sont situées sur le panneau FMEC (Front Mount Electrical Connection).

Toutes les interfaces synchrones (ports optiques) dérivent la synchronisation de transmission à partir de la référence de synchronisation du système gérée par la carte TCC. Les cartes XC fournissent une synchronisation de transmission à chaque port. TCC exécute les fonctions de synchronisation suivantes :

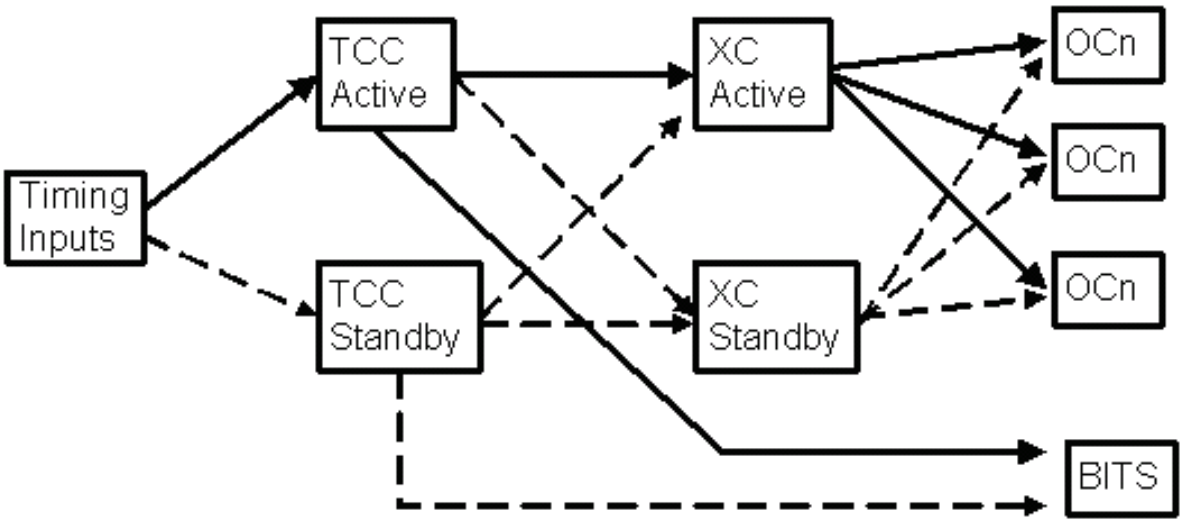
- Pour surveiller, qualifier et sélectionner une référence.
- Pour filtrer et verrouiller la référence active.
- Pour gérer la distribution de l'horloge système.
- Pour terminer deux entrées BITS.
- Pour générer deux sorties BITS.
- Pour traiter et générer la messagerie d'état de synchronisation (SSM).
- Pour basculer la référence pour la maintenance.
- Pour générer des rapports d'alarmes de synchronisation.

Distribution de la temporisation

La Figure 1 indique comment la synchronisation est distribuée dans un système ANSI. La version SDH est similaire, mais avec des modifications mineures de terminologie. Cette section utilise la version ANSI comme exemple.

Remarque : Les lignes solides représentent la distribution de synchronisation active et les lignes en pointillé la distribution de synchronisation de secours.

Figure 1 - Sélection et distribution du délai dans ONS 15454 ANSI



Chaque système peut prendre plusieurs formes d'entrées ou d'horloges de référence, sur la base du provisionnement de la synchronisation. Les entrées de synchronisation disponibles sont BITS 1 et 2, les lignes optiques et l'oscillateur interne. Toutes ces entrées sont transmises aux deux cartes TCC, mais seule la synchronisation de la carte TCC active est utilisée. Vous pouvez utiliser le provisionnement pour désigner jusqu'à trois entrées comme horloges de référence. Le circuit de synchronisation de chaque carte TCC permet de qualifier et de sélectionner indépendamment une

référence active parmi les trois références et de la verrouiller sur cette référence. L'horloge résultante est appelée horloge système ou horloge NE.

Remarque : Les deux cartes TCC ne se verrouillent pas.

L'horloge système de chaque carte TCC est distribuée aux deux cartes XC, qui alimentent l'horloge dans toutes les cartes OCn. L'horloge de la carte XC active est sélectionnée.

Remarque : Sur les plates-formes SDH, la synchronisation est distribuée directement des cartes TCC aux cartes de ligne via un bus interne.

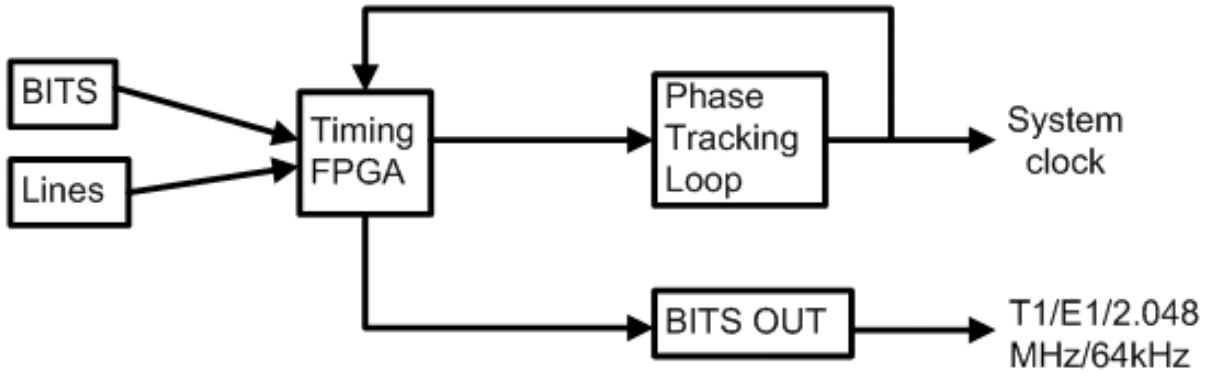
Pour conduire d'autres horloges, les cartes TCC peuvent également générer des horloges BITS à partir des lignes.

Remarque : les horloges BITS Out ne peuvent pas être directement dérivées des horloges BITS In pour empêcher les boucles de synchronisation BITS.

Circuits de synchronisation

Les circuits de synchronisation des cartes TCC gèrent toutes les fonctions liées à la synchronisation. La figure 2 montre un flux de haut niveau. Afin de déterminer l'intégrité, la FPGA (Timing Field Programmable Gate Array) traite les entrées de synchronisation. L'horloge système est utilisée comme référence pour la comparaison. La référence active sélectionnée est entrée dans la boucle de suivi de phase, qui produit l'horloge système (horloge NE). Les signaux BITS peuvent également être générés pour les signaux provenant de lignes afin de fournir une synchronisation aux périphériques externes (BITS Out). Les ports BITS Out fournissent deux interfaces métalliques qui prennent en charge une variété de signaux.

Figure 2 - Circuits temporels dans TCC



Qualification et échec de référence

Il existe deux façons d'influencer la sélection de la référence active :

- Provisionnement
- Qualification de référence

Seules les horloges de référence provisionnées sont candidates au processus de sélection. Une

exception est l'horloge interne, qui est toujours l'horloge par défaut lorsque toutes les autres références échouent. Cependant, une référence provisionnée n'est pas nécessairement sélectionnée comme référence active. Toute référence sélectionnée doit réussir le processus de qualification.

Chaque référence est interrogée toutes les cinq millisecondes pour les changements d'état. Sur une période de 30 secondes, TCC calcule la fréquence et se balade pour chaque référence. Une référence est qualifiée (pour acceptation) lorsque le décalage de fréquence est de ± 12,9 ppm. Une référence est signalée comme mauvaise (rejetée) lorsque la fréquence est en dehors des limites de fréquence valides (± 15 ppm pour les BITS actifs, ± 16 ppm pour les lignes actives et ± 13,1 ppm pour les références non actives) et que l'errance dépasse le seuil (2 ppm). Une référence est également marquée comme mauvaise lorsqu'une alarme est reçue, ou s'il n'y a pas de signal. L'alarme peut être Loss of Signal (LOS), Loss of Frame (LOF) ou Alarm Indication Signal (AIS). La défaillance de la référence active invite la sélection et la commutation à la meilleure référence suivante.

Une carte d'E/S provisionnée pour fournir une référence de synchronisation de ligne surveille constamment son signal reçu. Si le port est dans un état LOS, LOF ou AIS, la carte désactive la référence à TCC. En conséquence, TCC déclare la référence du port comme mauvaise. Si cette référence est la référence active actuelle, la meilleure référence suivante devient la référence active.

Si une horloge entrante est associée à SSM, SSM est utilisé pour la sélection des références. L'horloge de la plus haute qualité, qu'elle soit utilisée ou non par SSM, est toujours sélectionnée comme horloge active. Lorsque plusieurs références ont la même qualité, celle dont la priorité est la plus élevée (basée sur le provisionnement) est sélectionnée comme référence active.

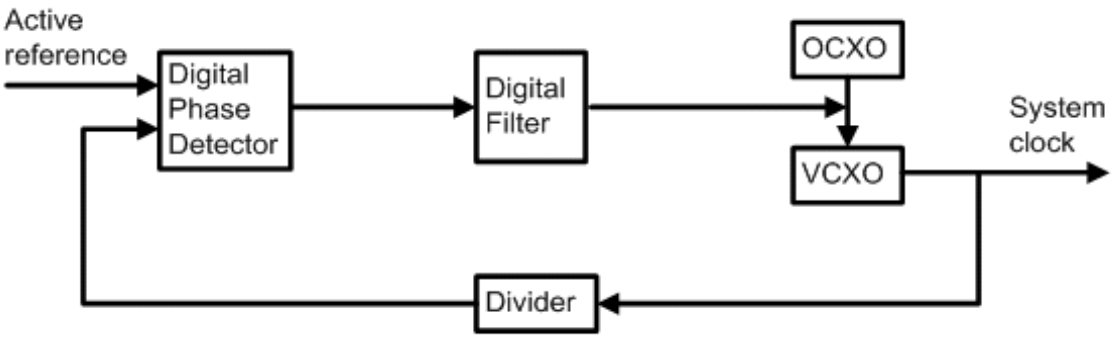
En résumé, une référence n'est pas acceptée si l'une de ces conditions est vraie :

- L'entrée optique ou BITS reçoit une alarme LOS, LOF ou AIS, ou l'interface est hors service.
- Le SSM est à l'état Do-Not-Use (DUS) ou le SSM indique que l'horloge est de qualité inférieure (en d'autres termes, la qualité SSM de la référence est pire que celle de TCC).
- La fréquence d'entrée est désactivée de plus de ± 15 ppm pour le BITS ou de ± 16 ppm pour les lignes sur une période de 30 secondes (hors limites).
- L'horloge d'entrée est instable (ce qui signifie que l'horloge oscille à plus de 2 ppm).
- Il n'est pas qualifié pendant au moins 30 secondes.

Boucle verrouillée de phase

Au coeur du circuit de synchronisation de TCC se trouve le bloc de générateur d'horloge généré par la boucle à verrouillage de phase (PLL). La figure 3 représente une liste de contrôle d'accès simplifiée sur TCC.

Figure 3 - Boucle verrouillée en phase



Le détecteur de phase compare l'horloge de référence active à l'horloge système (déjà divisée par le séparateur). En cas de décalage de phase, un niveau de tension proportionnel au décalage est généré. S'il n'y a pas de décalage, aucune sortie n'est générée. Le filtre ajuste ou fait la moyenne du signal de tension sur une période donnée et alimente la moyenne dans l'analyseur de cristaux contrôlés de tension (VCXO). La tension règle la phase et la fréquence de VCXO. La sortie de VCXO est l'horloge système (ou l'horloge NE). Une partie de la sortie est renvoyée dans la boucle pour répéter le processus. Lorsque l'horloge système suit la référence active, l'horloge est verrouillée et TCC passe en mode d'horloge Normal.

Le VCXO est stabilisé par une PLL plus petite entre l'OCXO (Oscillateur de cristaux contrôlés au four) et l'horloge de référence filtrée.

Note : Afin de simplifier le diagramme, cette PLL plus petite n'est pas présentée ici.

Le résultat est que l'horloge système est plus stable. Notez que l'OCXO utilisé dans TCC est évalué à Stratum 3 pour sa stabilité d'efficacité et sa précision de fonctionnement libre.

Prise en charge de la synchronisation au niveau des cartes

Cartes optiques

- L'horloge système horaire toutes les interfaces de transmission SONET.
- Utilisez des ajustements de pointeur pour résoudre les différences entre la synchronisation d'entrée et de sortie.

Cartes DS1/DS3

- Le débit d'entrée DSx d'origine détermine le débit de données de la sortie. Le débit de données est totalement indépendant de l'horloge NE pour le mode de synchronisation directe.
- Utilisez des bits de données au niveau du mappage initial et des réglages de pointeur dans le réseau SONET pour résoudre les différences entre le débit NE et le débit de données.

Cartes DS3XM

- Le débit de la ligne de sortie est verrouillé sur l'horloge NE.
- Les DS1 individuels du DS3 conservent leur fréquence d’entrée.

Modes de synchronisation

L'ONS 15454 prend en charge les modes de synchronisation suivants :

- Externe
- Ligne
- Mixte

Les cartes TCC ont une horloge Stratum 3 interne disponible pour fournir une prise en charge de la synchronisation Holdover et Free-running.

Remarque : La synchronisation via le temporisateur et la synchronisation par boucle de port sont des modes de synchronisation supplémentaires. Cependant, les plates-formes d'approvisionnement ONS 15454 ne prennent pas en charge ces modes.

Remarque : les interfaces asynchrones électriques sont chrones et ne font pas référence à la synchronisation du système. Pour ces ports asynchrones, la synchronisation de transmission est dérivée de la synchronisation reçue pour ce signal asynchrone.

Temporisation externe

Ce mode dérive la synchronisation d'un périphérique de synchronisation externe, par exemple, BITS ou la synchronisation DS-1/E1. Le niveau de qualité du périphérique de synchronisation externe est supérieur à l'horloge Stratum 3 interne.

Synchronisation de ligne

La synchronisation de ligne dérive la référence de synchronisation à partir d'une ou plusieurs interfaces optiques. Les cartes optiques avec plusieurs interfaces optiques ne peuvent fournir qu'une seule interface comme port de référence de synchronisation. L'horloge récupérée entrante est convertie en signal 19,44 MHz, transmise aux cartes TCC et qualifiée comme référence de synchronisation. En mode de synchronisation de ligne, les références de synchronisation disponibles sont les interfaces optiques et l'horloge interne.

Remarque : lorsque les ports optiques sont provisionnés en tant que ports 1+1, seul le port de travail est provisionné en tant que référence de synchronisation. Le port de protection est automatiquement sélectionné lors d'un basculement.

Minutage mixte

La synchronisation en mode mixte permet de sélectionner des références de synchronisation externes (BITS1/BITS2) et de ligne (interfaces optiques), ainsi que l'horloge interne. Soyez prudent lorsque vous utilisez la synchronisation en mode mixte, car les boucles de synchronisation peuvent facilement se produire. Par conséquent, planifiez soigneusement avant d'utiliser la synchronisation en mode mixte. Vous pouvez également utiliser le BITS en boucle.

Modes d'horloge

Mode normal

En mode de fonctionnement normal, TCC est verrouillé sur une source de synchronisation externe.

Mode de démarrage rapide

Un oscillateur utilise le mode de démarrage rapide pour le ‘pull-in’ rapide d’une horloge de référence dont la fréquence est éloignée de celle de l’oscillateur. Le démarrage rapide est parfois appelé l'état d'acquisition. Si TCC passe à une référence proche du taux d'exécution de la carte TCC, le mode passe directement à Normal.

Mode de maintien

En mode Holdover, toutes les références de synchronisation externes ou de ligne sont perdues et l'horloge utilise les données de synchronisation référencées alors qu'elle est en mode de fonctionnement normal pour contrôler son signal de sortie. Cependant, la fréquence d'efficacité dérive dans le temps jusqu'à ce qu'une référence de synchronisation soit disponible. Si la référence de synchronisation précédente était disponible pendant moins de 140 secondes avant d'être perdue, TCC passe en mode d'exécution libre lorsque la référence de synchronisation est perdue.

Ce mode est meilleur que le mode Free-running car il utilise la moyenne de 140 secondes de données de la dernière référence de synchronisation qualifiée pour augmenter son horloge interne. TCC reste dans ce mode jusqu'à ce qu'une référence soit disponible pour le commutateur ou que la dérive soit hors limites. Le trafic est garanti ininterrompu par une transition vers le mode Holdover pendant les 24 premières heures.

Mode de fonctionnement libre

Le mode d'exécution libre ne fait référence qu'à l'horloge interne de la carte TCC. Ce mode est également le mode par défaut lorsque d'autres références sont perdues, même lorsqu'il n'est pas spécifiquement configuré comme référence. Assurez-vous que votre réseau ne fonctionne pas avec l'horloge interne de la carte TCC comme seule source de synchronisation principale.

Directives pour planifier la synchronisation

Caractéristiques d'une conception de bon timing

Conception de synchronisation correcte :

- Intègre une hiérarchie de synchronisation logique.
- Assure une synchronisation efficace.
- Évite les boucles de synchronisation.
- Récupère rapidement les échecs de synchronisation.

Il est toujours préférable d'avoir des sources de synchronisation externes redondantes et précises pour un réseau plus grand que quelques noeuds. Dans les réseaux réels, cela n’est pas toujours possible ou nécessaire.

La synchronisation interne n'est pas destinée à être utilisée comme source de synchronisation principale lors d'un fonctionnement normal. Cisco recommande d'utiliser une source de meilleure qualité (de préférence les horloges PRS/PRC) pour la synchronisation du réseau principal avec l'horloge interne disponible en cas de défaillance de toutes les autres sources de synchronisation.

Pour une traçabilité élevée, minimisez le nombre de lignes de noeuds ONS 15454 chronométrées

en série à partir d'un noeud maître. En règle générale, vous pouvez avoir jusqu'à sept noeuds pour la direction principale et 13 noeuds pour la direction secondaire. Planifiez soigneusement la synchronisation de la ligne dans un anneau afin d'éviter les boucles de synchronisation.

Les boucles de temporisation peuvent provoquer des erreurs de fréquence importantes lorsque le noeud tente de suivre sa propre horloge, ce qui peut à son tour faire en sorte que les noeuds ONS 15454 entrent à plusieurs reprises dans les modes de synchronisation Holdover, Fast-Start ou Free-run. Souvent, il n'y a pas d'alarme indiquant qu'il existe une boucle de synchronisation.

Informations connexes

- Support et documentation techniques - Cisco Systems

À propos de cette traduction
Cisco a traduit ce document en traduction automatisée vérifiée par une personne dans le cadre d'un service mondial permettant à nos utilisateurs d'obtenir le contenu d'assistance dans leur propre langue.

Il convient cependant de noter que même la meilleure traduction automatisée ne sera pas aussi précise que celle fournie par un traducteur professionnel.